



# Politechnika Warszawska

Wydział Mechaniczny Energetyki i Lotnictwa

Warszawa, dnia 24.09.2024 r

oznaczenie sprawy MELBDZ.261.58.2024

Dostawa sprzętu komputerowego dla Instytutu Techniki Lotniczej i Mechaniki Stosowanej Wydziału Mechanicznego Energetyki i Lotnictwa Politechniki Warszawskiej

## Zapytanie 2

Zamawiający opisał wymaganie: Zabezpieczenie pamięci: Memory mirroring, ECC, patrol scrubbing, SDDC, memory thermal throttling, ADDDC-SR, PPR, Memory SMBus hang recovery.

Powyższy zapis jest ograniczeniem konkurencyjności, ponieważ pozwala na zaoferowania tylko i wyłącznie serwerów bazujących na procesorach od firmy intel jednocześnie uniemożliwiając Zamawiającemu otrzymania ofert o równych lub lepszych parametrach bazujących na wiodącym producencie procesorów AMD.

Jednocześnie chcieliśmy zwrócić uwagę, że zabezpieczenie pamięci operacyjnej realizowane przez funkcjonalności, OMemory mirroring, patrol scrubbing, SDDC, memory thermal throttling, ADDDC-SR, PPR, Memory SMBus hang recovery. (specyficzne tylko dla procesorów intel), może być w sposób równie lub nawet bardziej efektywnie realizowane przez mechanizmy Advanced Memory Device Correction natywnie dostępne na platformach serwerach bazujących na procesorach AMD. Ponadto Mechanizm Memory Mirror jest niezwykle rzadko wykorzystywanym, ponieważ jego użycie powoduje zablokowanie połowy pamięci operacyjnej na potrzeby spare przez co efektywnym wykorzystywane jest tylko połowa dostępnej pamięci RAM to znacząco podraża wartość całego serwera oraz koszty utrzymania infrastruktury. W związku z powyższym, zwracamy się z prośbą o modyfikację niniejszego punktu poprzez wykreślenie wymagania „Memory mirroring, patrol scrubbing, SDDC, memory thermal throttling, ADDDC-SR, PPR, Memory SMBus hang recovery.” oraz/ lub wprowadzenie równoważności pozostałych wymagań przez zaoferowanie serwera oferującego zabezpieczenie pamięci RAM serwera dzięki mechanizmom RAS (Memory Reliability, Availability, and Serviceability) realizowanym przez Advanced Memory Device Correction.

## Odpowiedź:

Serwery mają być podłączone do istniejącego klastra wirtualizatora opartego na procesorach Intel, jest wymagana kompatybilność dla funkcjonalności HA, dlatego procesory AMD nie są dopuszczone. Jest wielu producentów serwerów którzy w swojej ofercie dostarczają takie rozwiązanie, więc nie ogranicza to konkurencyjności. Zamawiający podtrzymuje zapis

Niniejsze pismo stanowi integralną część Specyfikacji SWZ, Wykonawcy składający ofertę w przedmiotowym postępowaniu zobowiązani są do uwzględnienia wszystkich informacji w nim zawartych.

z poważaniem

DZIEKAN  
Wydziału Mechanicznego Energetyki i Lotnictwa  
Politechniki Warszawskiej (1)  
  
prof. dr hab. inż. Artur Rusowicz

## ZAMPUB

ul. Nowowiejska 24  
00-665 Warszawa  
zampub.meil@pw.edu.pl  
www.meil.pw.edu.pl

Regon: 000001554  
NIP: 525-000-58-34

Bank PEKAO S.A. IV Oddział Warszawa nr 81 1240 1053 1111 0000 0500 5664  
Dokumentacja przetargowa jest dostępna do wglądu: Politechnika Warszawska, Wydział Mechaniczny Energetyki i Lotnictwa, budynek Instytutu Techniki Ciepłej, 00-665 Warszawa, ul. Nowowiejska 21/25, pok. 305G